

المحاضرة الثانية

الكلية التطبيقية
قسم التغذية الكهربائية
مقرر معالجات ومتحكمات منطقية

البنية الداخلية للمعالج Intel 8086

الدكتور المهندس
أحمد كردي

Outline

- المواصفات الأساسية للمعالج.
- البنية الداخلية.

ملخص:

تُبيّن في هذا الفصل البنية الداخلية للمعالج Intel 8086 ومواصفاته العامة وآلية عمله في تنفيذ البرنامج ودور السجلات الداخلية في هذا العمل. كما نبيّن مفهوم فضاء العنونة وكيفية النفاذ إلى الذاكرة والتجهيزات الخارجية من خلال مساري العناوين والمعطيات والتحكم.

المعالج Intel 8086 هو أول معالج من معالجات عائلة 80x86 تم إصداره في عام 1978 كأول معالج يعمل على 16 بت. وهو مصمم باستخدام 29000 ترانزستور.

ملاحظة

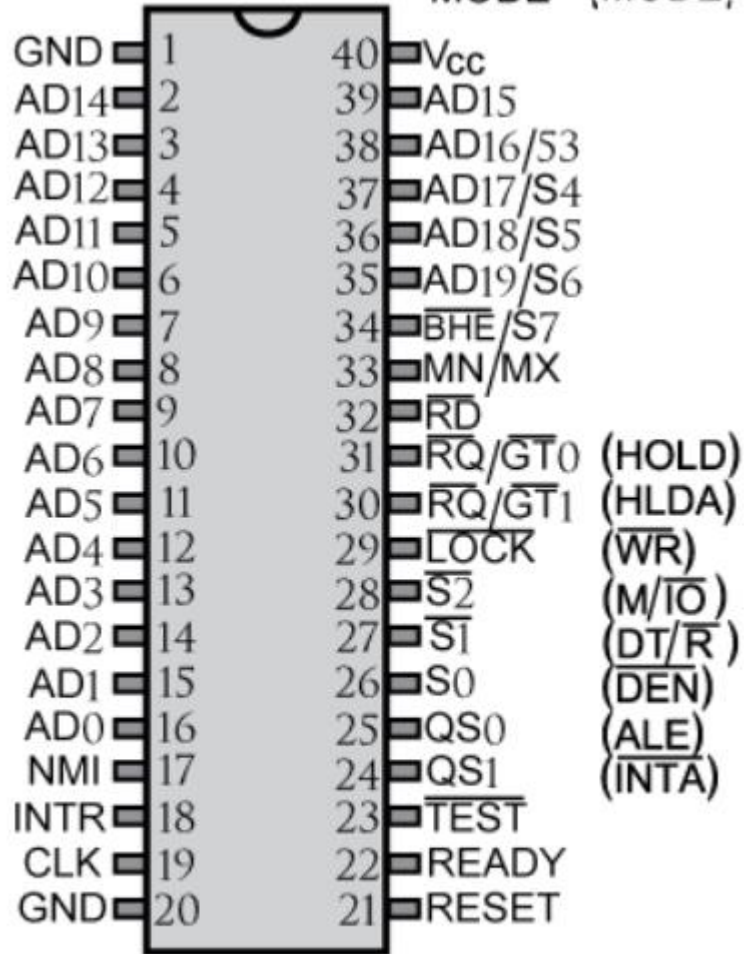
من الضروري، قبل كتابة برامج للمعالج المصغري 8086، فهم بنيته الداخلية ومعرفة سجلاته الداخلية.

1. المواصفات الأساسية للمعالج:

يمكن تلخيص المواصفات الأساسية للمعالج بما يلي:

1. يعمل على معطيات 16 بت.
2. له مسرى عناوين بعرض 20 بت أي أنه يمكنه النفاذ إلى ذاكرة بسعة 1 ميغا بايت.
3. يستطيع النفاذ إلى 64K.
4. يعمل باستخدام ساعة تصل إلى 10 MHz.
5. يعمل باستخدام تغذية وحيدة 5V.
6. معلب ضمن دائرة تكاملية ذات 40 مربط.

1. المواصفات الأساسية للمعالج:



مرابط المعالج ٨٠٨٦

1. المواصفات الأساسية للمعالج:

ينتمي المعالج 8086 إلى سلسلة المعالجات الصغيرة ذات 16 بت، ويقصد بذلك أن وحدة المعالجة المركزية، وسجلاته الداخلية، ومعظم تعليماته صممت للتعامل مع الكلمات الثنائية المرمزة على 16 بت. فالمعالج 8086 له 16 خطأ لنقل المعطيات، فيمكنه إذاً قراءة أو كتابة كلمات مرمزة على 8 بتات أو 16 بت في الذاكرة أو في أحد المعابر.

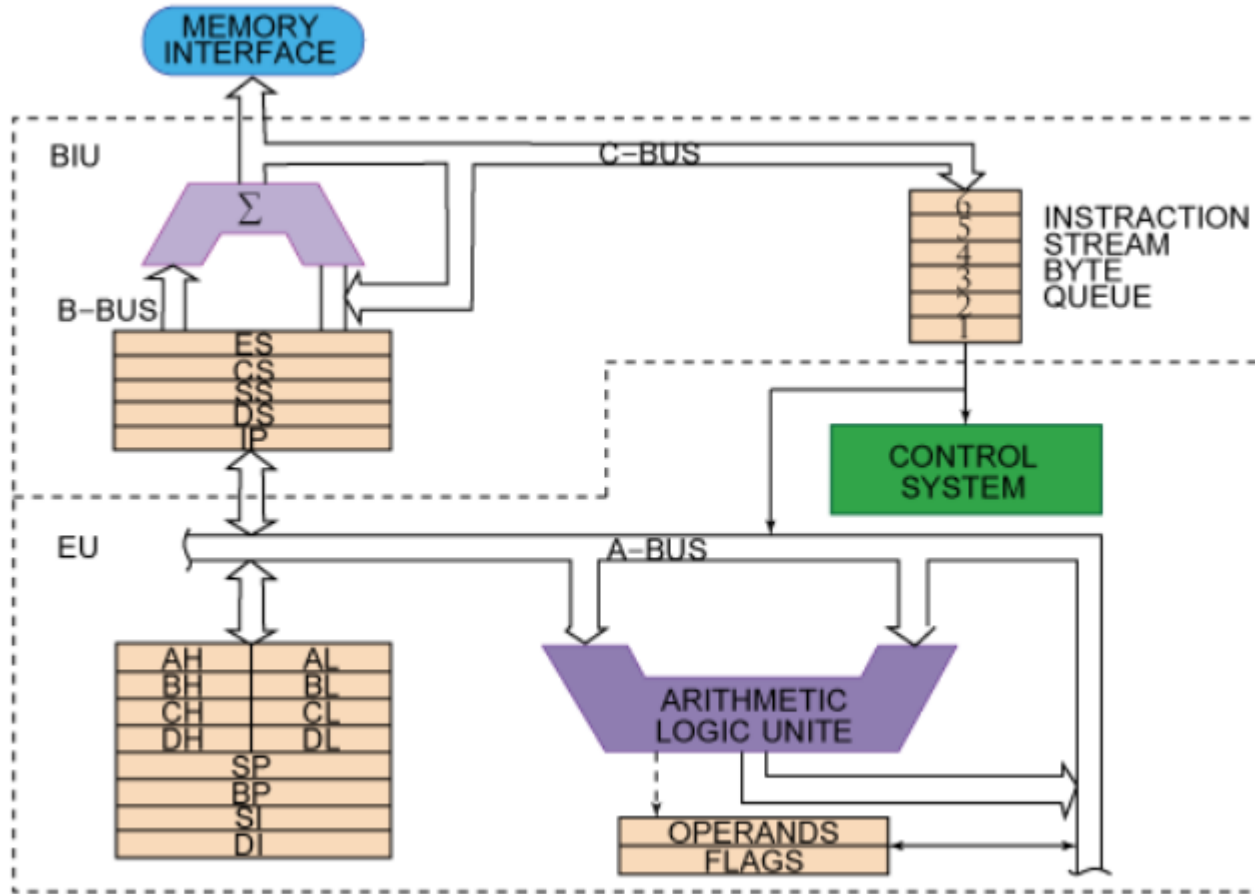
ويحتوي مسرى المعالج على 20 خط عنوان، وهذا ما يجعل عدد المواقع التي يستطيع المعالج الوصول إليها هو 2^{20} موقعاً (أي 1048576 بايت). وتخزن الكلمات المرمزة على 16 بت في الذاكرة باستخدام موقعين متتاليين (كل موقع يحتوي على كلمة من 8 بتات).

2. البنية الداخلية:

تتألف وحدة المعالجة المركزية من جزأين أساسيين كما هو مبين في الشكل وهما:

- وحدة واجهة المسرى (Bus Interface Unit) BIU: تضع هذه الوحدة العناوين على المسرى، وتجلب التعليمات من الذاكرة، وتقرأ المعطيات من الذاكرة والمعايير، وتكتب النتائج في الذاكرة والمعايير.
 - وحدة التنفيذ (Execution Unit) EU: تخبر وحدة التنفيذ في المعالج 8086 وحدة واجهة المسرى عن مكان جلب التعليمات أو المعطيات، وتقوم بتفكيك التعليمات وتنفيذها.
- ويسمح تقسيم العمل بين هاتين الوحدتين بتسريع المعالجة. حيث تستطيع هاتان الوحدتين العمل على التوازي. في الوقت الذي تقوم فيه وحدة واجهة المسرى بجلب تعليمات من الذاكرة، تستطيع وحدة التنفيذ إجراء التعليمات التي جلبت سابقاً بشرط أن لا تكون هذه التعليمات بحاجة للنفاذ إلى المسرى.

2. البنية الداخلية:



البنية الداخلية للمعالج ٨٠٨٦

2. البنية الداخلية:

1.2. وحدة واجهة المسرى:

تضع هذه الوحدة العناوين على المسرى، وتجلب التعليمات من الذاكرة، وتقرأ المعطيات من الذاكرة والمعابر، وتكتب النتائج في الذاكرة والمعابر. بمعنى آخر، تضطلع الوحدة BIU بكافة عمليات نقل المعطيات والعناوين على المسرى. وسنشرح فيما يلي عمل الأجزاء الوظيفية المكونة لهذه الوحدة.

2. البنية الداخلية:

1.1.2. الرتل:

لزيادة سرعة تنفيذ البرنامج تجلب الوحدة BIU سلفاً ست بايتات من الذاكرة وتحفظ هذه البايتات الست داخل مجموعة سجلات تعمل بطريقة «الداخل أولاً يخرج أولاً» FIFO. وهذا يعني أن البايت الأول سيقراً أولاً ليرسل إلى وحدة التنفيذ، يليه البايت الثاني وهكذا. تسمى تلك السجلات الرتل Queue. من جهة أخرى، تستطيع وحدة واجهة المسرى أن تجلب التعليمات وتخزنها في الرتل أثناء قيام وحدة التنفيذ بتفكيك التعليمات أو تنفيذها، والذي لا يتطلب استخدام المسرى.

عندما تصبح وحدة التنفيذ جاهزة للتعليمات التالية، فإن عليها أن تقرأ فقط التعليمات الجديدة من رتل وحدة واجهة المسرى، وهذا أسرع بكثير من جلبها من الذاكرة. فالجلب يتطلب وضع العناوين على المسرى وإرسال إشارة القراءة، ثم قراءة الكلمة من خطوط المعطيات.

2. البنية الداخلية:

1.1.2. الرتل:

تتخذ جميع تعليمات المعالج 8086 وفق الطريقة المذكورة، باستثناء تعليمتي القفز والاستدعاء & CALL JUMP. ففي تلك الحالة، ينبغي افرغ الرتل من التعليمات، ثم شحنه ثانيةً بدءاً من العنوان الجديد. وتسمى آلية جلب التعليمات الجديدة أثناء تنفيذ التعليمات الحالية بالتواردية Pipelining.

2. البنية الداخلية:

2.1.2. سجلات القطاعات:

يقسم فضاء عنوانة الذاكرة إلى أربعة قطاعات، كل منها بطول 64 كيلوبايت كحد أقصى، وهي:

- قطاع ذاكرة البرنامج: يستخدم لتخزين البرنامج.
- قطاع ذاكرة المكس: يستخدم لتخزين العناوين والمعطيات المرحلية بشكل مؤقت خلال تنفيذ البرنامج.
- قطاع ذاكرة المعطيات: يستخدم لتخزين المعطيات التي يتعامل معها البرنامج.
- قطاع ذاكرة إضافي: قطاع ذاكرة يمكن أن يستخدم لأغراض أخرى.

2. البنية الداخلية:

2.1.2. سجلات القطاعات:

يوجد أربعة سجلات كل منه على 16 بت تستخدم لتخزين الجزء العلوي (16 بت) من عنوان بداية القطاع الموافق. وهذه السجلات هي:

1. سجل قطاع البرنامج CS (Code Segment)
2. سجل قطاع المكس SS (Stack Segment)
3. سجل قطاع المعطيات DS (Data Segment)
4. سجل القطاع الإضافي ES (Extra Segment)

2. البنية الداخلية:

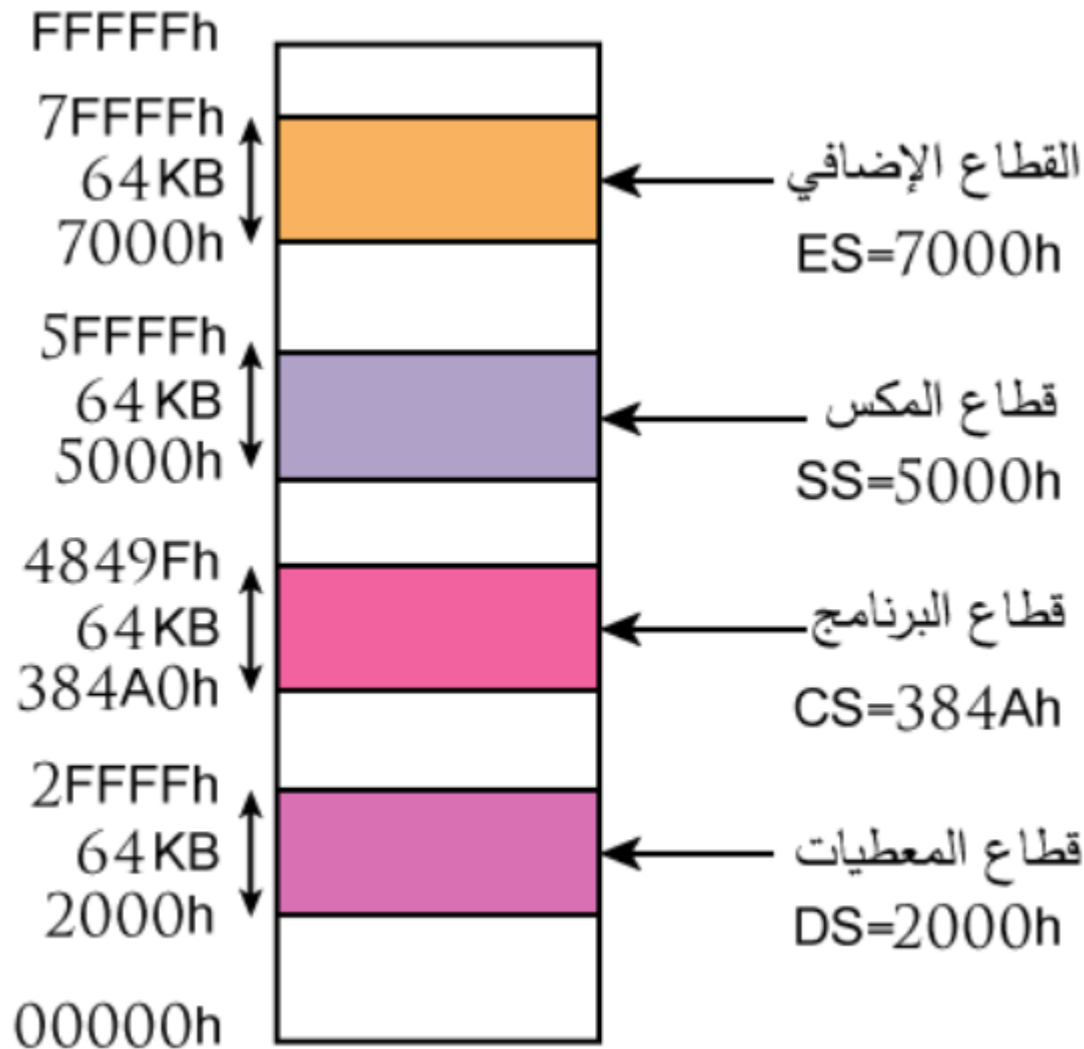
2.1.2. سجلات القطاعات:

لما كان فضاء العنوان في المعالج على 20 بت، فيكون عنوان بداية كل قطاع بوضع جميع البتات الأربعة السفلية المتبقية من العنوان أصفاراً. فمثلاً: اذا كانت قيمة السجل CS=348Ah فيكون عنوان بداية قطاع البرنامج هو 348A0h.

يتم عنونة كل قطاع ابتداءً من الصفر. فمثلاً يكون عنوان البايت الخامس من قطاع البرنامج هو ناتج جمع عنوان بداية القطاع مع دليل الموقع وهو هنا $348A0h+00005h=348A5h$.

2. البنية الداخلية:

2.1.2. سجلات القطاعات:



توزع القطاعات الأربعة في فضاء عناوين المعالج

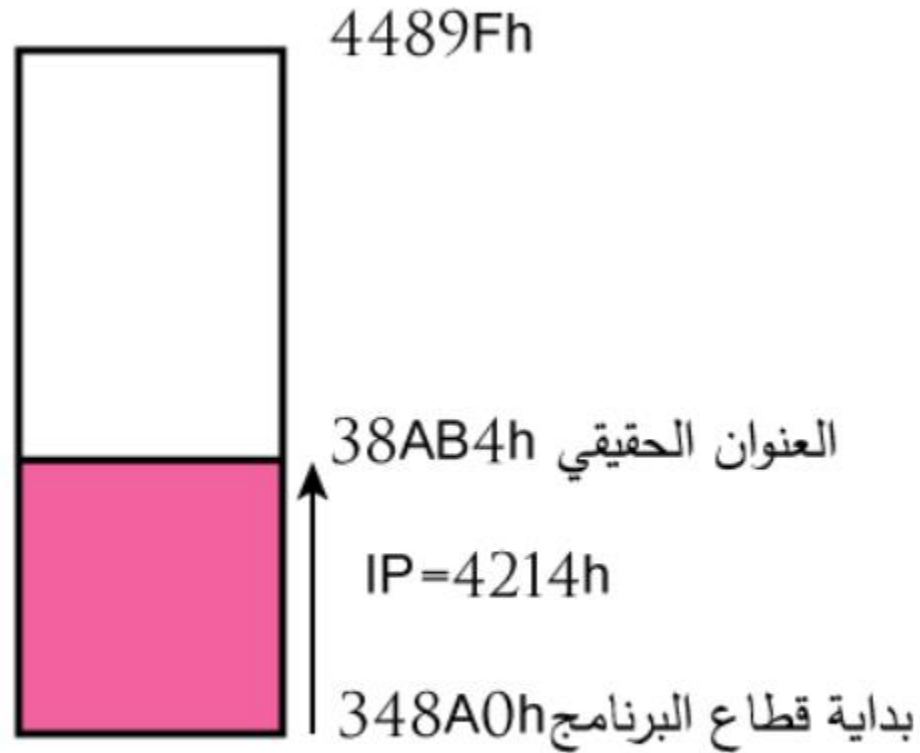
2. البنية الداخلية:

3.1.2. مؤشر التعليمات:

وهو سجل على 16 بت يستخدم لتخزين عنوان الموقع الذي ستجب منه وحدة واجهة المسرى التعليمية المقبلة من قطاع البرنامج. أي يمثل الانزياح عن عنوان بداية قطاع البرنامج. وبالتالي للحصول على عنوان الذاكرة الموافق تقوم وحدة واجهة المسرى بجمع محتوى هذا السجل مع عنوان بداية قطاع البرنامج على 20 بت وهو كما ذكرنا قيمة سجل قطاع البرنامج CS بعد إضافة أربعة أصفار في البتات الدنيا. ويبين الشكل آلية جمع الانزياح المخزن في السجل IP إلى العنوان القاعدي CS.

2. البنية الداخلية:

3.1.2. مؤشر التعليمات:



إضافة محتوى السجل IP إلى السجل CS لتوليد العنوان الحقيقي للتعليمات المقبلة

2. البنية الداخلية:

2.2. وحدة التنفيذ:

3.2.2. سجل الرايات:

يطلق اسم راية على البت الذي يدل على تحقق شرط معين من جراء تنفيذ تعليمة ما، أو ايعازاً محدداً لوحدة التنفيذ. وتحتوي وحدة التنفيذ في المعالج على سجل رايات طوله 16 بت، منها 9 بتات ذات دلالة وسبعة غير مستخدمة.

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
X	X	X	X	OF	DF	IF	TF	SF	ZF	X	AF	X	PF	X	CF

سجل الرايات في المعالج 8086.

2. البنية الداخلية:

2.2. وحدة التنفيذ:

- راية الحمل CF (Carry Flag): وتعتبر عن وجود حمل أو استعارة بعد عملية الجمع أو الطرح.
- راية الزوجية PF (Parity Flag): تكون مساوية للواحد إذا كان عدد البتات الواحديّة في القيمة الناتجة زوجياً.
- راية الحمل المساعد AF (Auxiliary Flag): وتعتبر عن وجود حمل ناتج بعد جمع البايت الأدنى من معاملات الجمع.
- راية الإشارة SF (Sign Flag): تكون مساوية للواحد إذا كان ناتج العملية سالباً.
- راية الفائض OF (Overflow Flag): ويكون مساوياً للواحد عند وجود طفحان في نتيجة العملية الحسابية ويحدث مثلاً عندما لا يمكن تمثيل ناتج الضرب على 16 بت.

2. البنية الداخلية:

2.2. وحدة التنفيذ:

أما الرايات الثلاث الباقية، وتسمى رايات التحكم، فهي تستخدم في قيادة بعض العمليات في المعالج، ويمكن لمبرمج الكتابة في هذه الرايات لى خلاف الرايات الست الأولى التي تكتبها وحدة التنفيذ

- راية التنفيذ الخطوي TF (Trap Flag): وتسمح، عندما تصبح قيمتها مساوية للواحد، بتنفيذ البرنامج خطوة فخطوة

- راية المقاطعة IF (Interrupt Flag): وهي تفيد في سماح أو منع المقاطعات في المعالج

- راية الاتجاه DF (Direction Flag): وهي تستخدم أثناء تنفيذ التعليمات الخاصة بسلاسل المحارف

2. البنية الداخلية:

2.2. وحدة التنفيذ:

4.2.2. السجلات ذات الاستخدام العام:

يوجد لوحدة التنفيذ ثمانية سجلات عامة كل منها على 8 بت وهي:

.AL, AH, BL, BH, CL, CH, DL, DH

ويمكن استخدام كل منها بشكل منفصل. ويسمى السجل AL المراكم (Accumulator) لأنه يتمتع بصفات خاصة.

من جهة أخرى، يمكن دمج كل سجلين معاً لتخزين كلمة على 16 بت، فيدمج السجلان AL وAH للحصول على زوج يسمى AX. وكذلك يدمج BL وBH للحصول على BX، ونفس الشيء بالنسبة للبقية.

2. البنية الداخلية:

2.2. وحدة التنفيذ:

5.2.2. سجل مؤشر المكس SP:

يستخدم هذا السجل لتخزين الانزياح عن بداية قطاع المكس لموقع آخر قيمة تم وضعها في المكس.

6.2.2. سجلات الدليل:

تحتوي وحدة التنفيذ، إضافة إلى مؤشر المكس، ثلاثة سجلات طول كل منها 16 بت، وهي: مؤشر القاعدة BP (Base Pointer)، ودليل المصدر SI (Source Index)، ودليل الوجهة DI (Destination Index). يمكن استخدام هذه السجلات في تخزين المعطيات الثانوية كي سجل عام. إلا أن استخدامها الرئيسي هو تخزين انزياح معلومة ما في أحد قطاعات الذاكرة.

سنتعرف في المحاضرات القادمة عن استخدامات سجلات الدليل في أنماط العنونة .



Thanks for
your
attention

Dr.Eng. Ahmad Kurdi